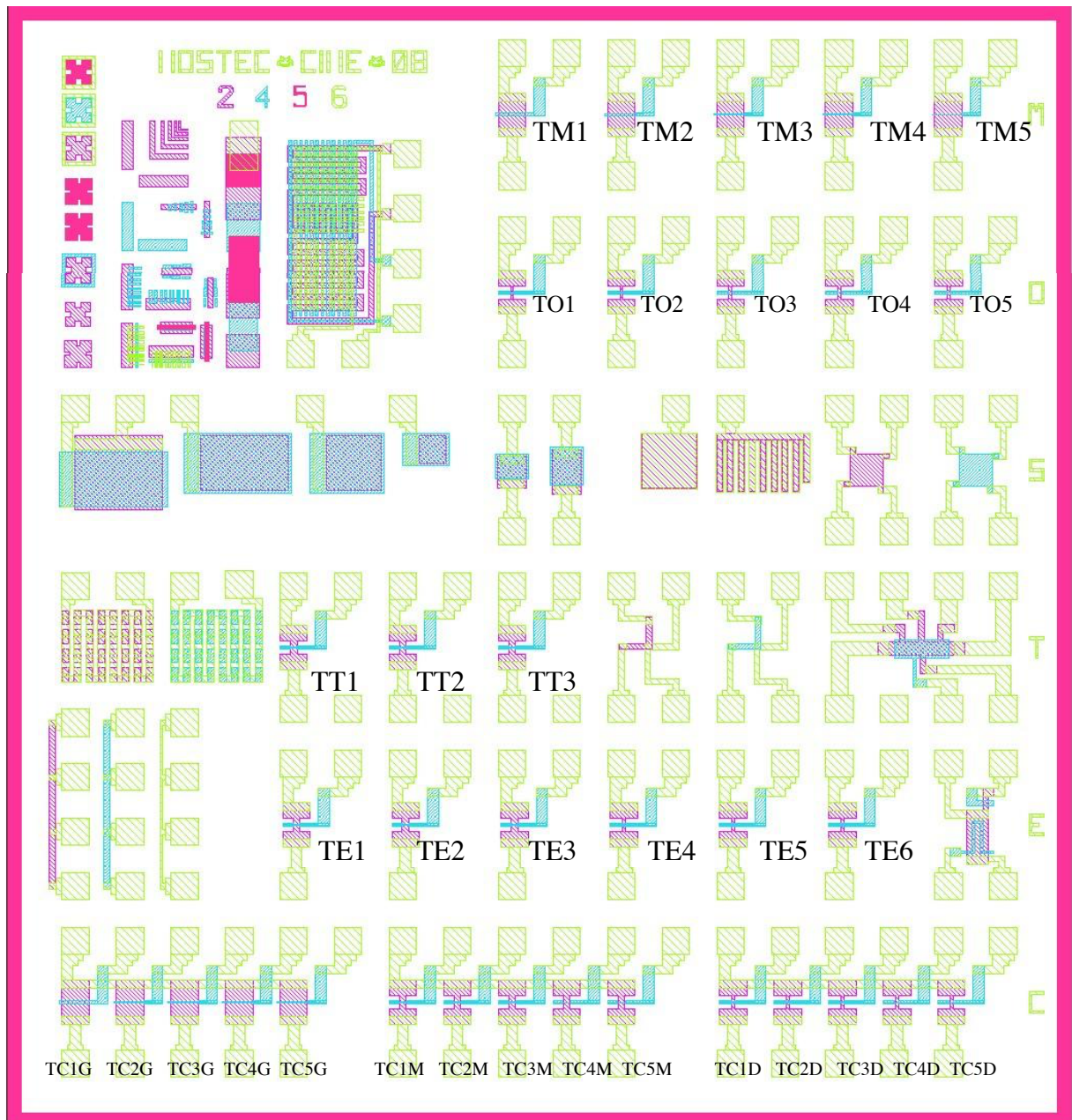

ANNEXES

DESCRIPTIFS DU CIRCUIT MOSTEC :

Annexe 1 page 2:	circuit finalisé niveau 2+4+5+6 superposés
Annexe 2-1 page 3 :	masque niveau 2 et masque niveau 4
Annexe 2-2 page 4 :	masque niveau 5 et masque niveau 6
Annexe 3 page 5 :	légende - Croix d'alignements – motif profilomètre
Annexe 4-1 page 6 :	tests visuels
Annexe 4-2 page 7 :	tests visuels suite
Annexe 5 page 8 :	passage de marches
Annexe 6-1 page 9 :	capacité MOS ligne S
Annexe 6-2 page 10 :	diodes ligne S
Annexe 7 page 11 :	tests électriques ligne S et T : VDP, chaînes de contacts, kelvin
Annexe 8 page 12 :	tests électriques ligne E : résistances et inverseur enrichi/enrichi
Annexe 9 page 13 :	transistors ligne M : W=100 μ m ; L=10 ;6 ;4 ;2 ;1 μ m
Annexe 10 page 14 :	transistors ligne O : W=10 μ m ; L=6 ;2 ;1 ;0.8 ;0.5 μ m
Annexe 11 page 15 :	transistors ligne T : W=25 μ m ; L=1 ;0.8 ;0.5 μ m
Annexe 12-1 page 16 :	transistors ligne T : W=25 μ m ; L=1 ;0.8 ;0.5 μ m
Annexe 12-2 page 17 :	transistors ligne T : W=10 μ m ; L=1 ;0.8 ;0.5 μ m
Annexe 13-1 page 18 :	transistors ligne C : W=100 μ m ; L=10 ;6 ;4 ;2 ;1 μ m
Annexe 13-2 page 19 :	transistors ligne C : W=25 μ m ; L=6 ;2 ;1 ;0.8 ;0.5 μ m
Annexe 13-3 page 20 :	transistors ligne C : W=10 μ m ; L=6 ;2 ;1 ;0.8 ;0.5 μ m

CIRCUIT MOSTEC

Superposition de tous les niveaux – Circuit finalisé



De gauche à droite en μm :

Ligne M: T MOS $W=100$; $L=10$; 6; 4; 2; 1

Ligne O: T MOS $W=10$; $L=6$; 2; 1; 0.8; 0.5

Ligne S: capacité MOS $200 \times 200 \mu\text{m}$; capacité MOS $100 \times 100 \mu\text{m}$; 2 diodes; 2 VDP

Ligne T: 2 chaînes de contact; T MOS $W=25$ $L=1$; 0.8; 0.5; 2 kelvin; 1 VDP

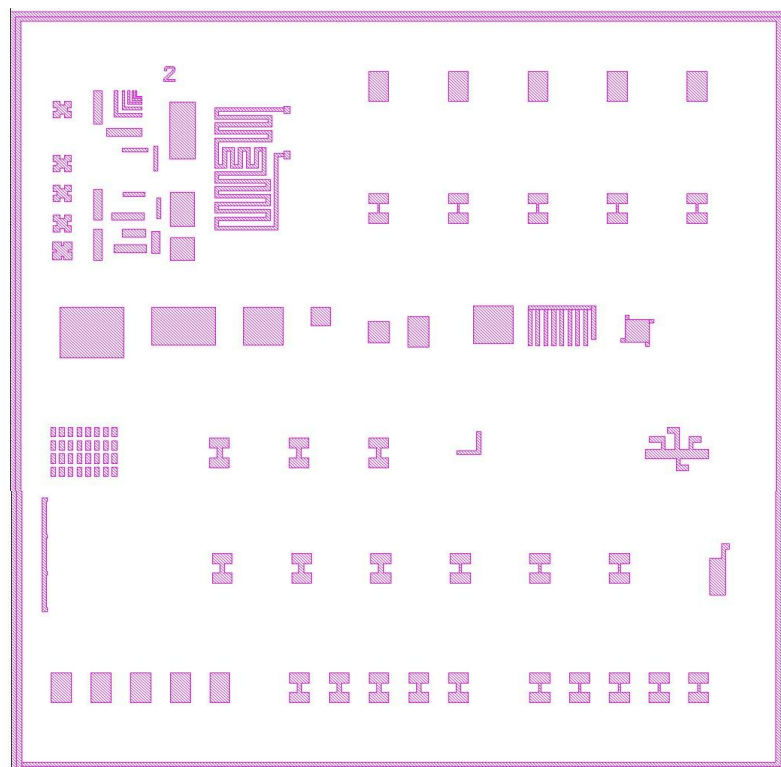
Ligne E: T MOS $W=25$ $L=1$; 0.8; 0.5; $W=10$ $L=1$; 0.8; 0.5; inverseur

Ligne C: T MOS $W=100$ $L=10$; 6; 4; 2; 1; $W=25$ $L=6$; 2; 1; 0.8; 0.5; $W=10$ $L=6$; 2; 1; 0.8; 0.5

Annexe 2-1

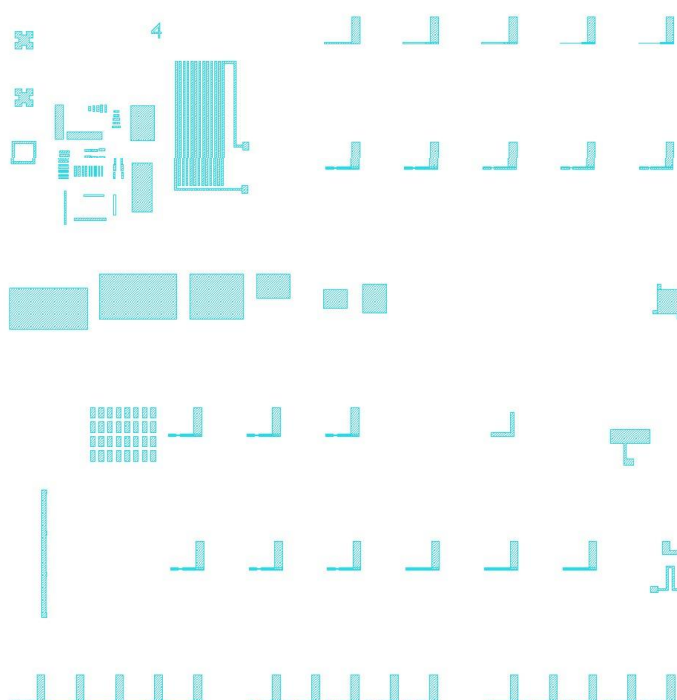
MASQUE DE NIVEAU 2

Ouverture des zones actives



MASQUE DE NIVEAU 4

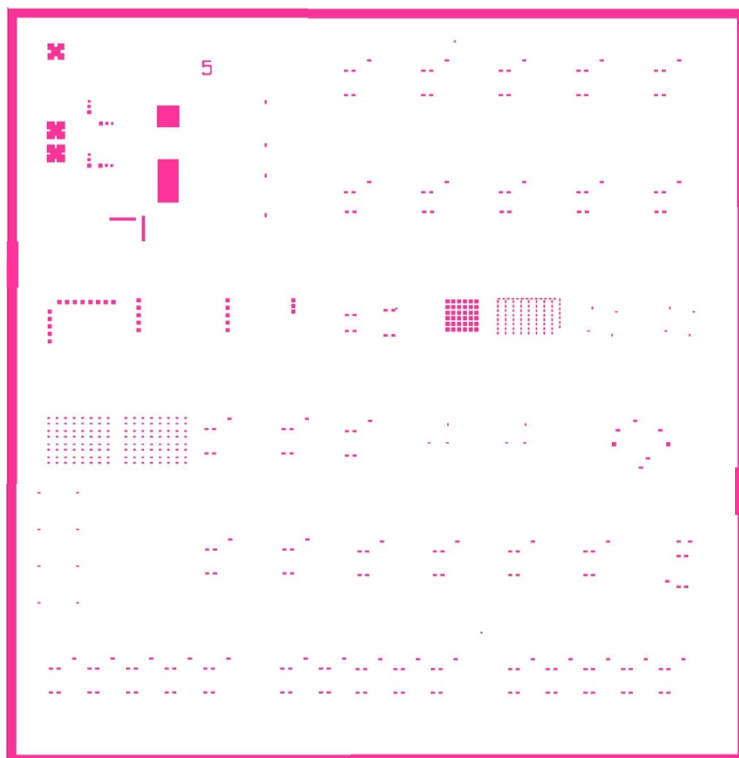
Gravure du polysilicium



Annexe 2-2

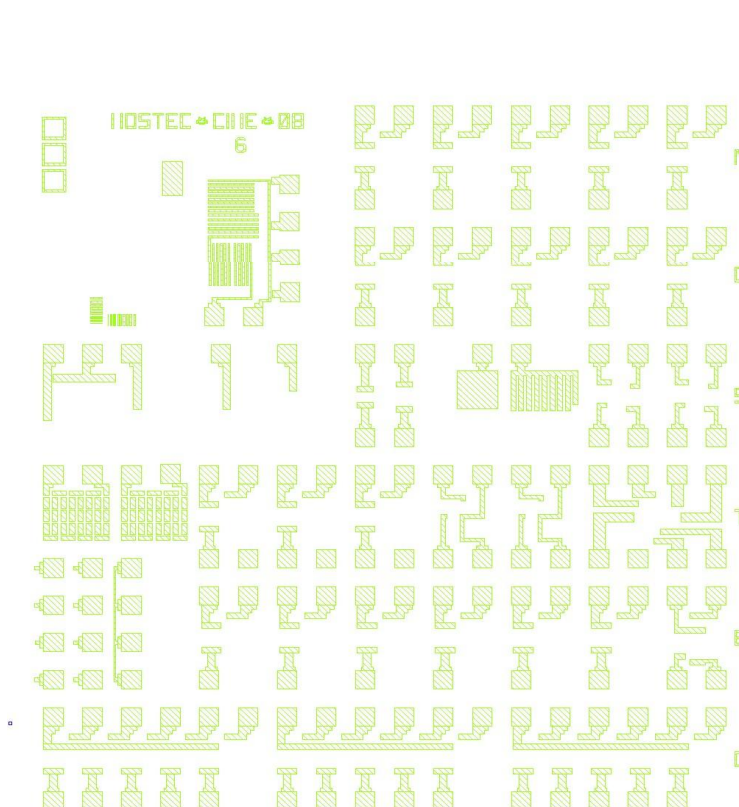
MASQUE DE NIVEAU 5

Définition des contacts – Gravure du LTO



MASQUE DE NIVEAU 6

Définition des interconnexions d'aluminium



DETAILS DU CIRCUIT MOSTEC

Légendes – Croix d'alignement – motif pour profilométrie

Substrat (niveau 2)



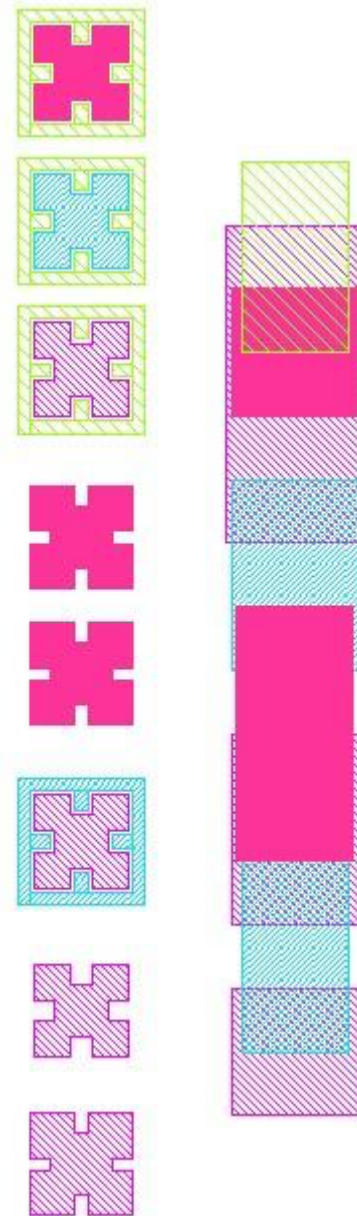
LTO (niveau 5)



Si poly (niveau 4)



Aluminium (niveau 6)



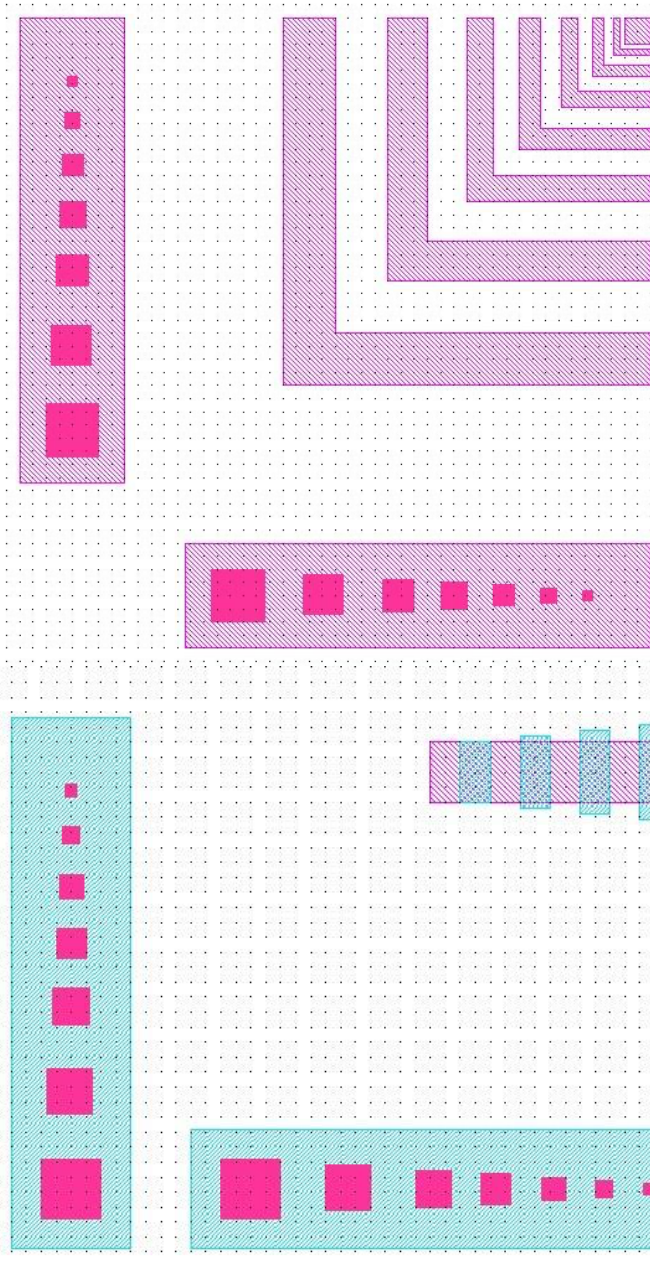
DETAILS DU CIRCUIT MOSTEC

Tests visuels

Espacement entre 2 points de maillage : $5\mu\text{m}$

Alignement des motifs

Si poly dans les zones actives



Motifs d'ouvertures des zones actives

Largeur du carré en haut à droite : $10\mu\text{m}$

Largeur 1^{ère} bande en forme de L : $2\mu\text{m}$

Largeur 2^{ème} bande en forme de L : $4\mu\text{m}$

Largeur 3^{ème} bande en forme de L : $6\mu\text{m}$

Largeur 4^{ème} bande en forme de L : $8\mu\text{m}$

Largeur 5^{ème} bande en forme de L : $10\mu\text{m}$

Largeur 6^{ème} bande en forme de L : $15\mu\text{m}$

Largeur 7^{ème} bande en forme de L : $20\mu\text{m}$

Largeur des bandes de Si poly : $10\mu\text{m}$

Espace entre 2 bandes de Si poly : $10\mu\text{m}$

Taille des carrés Si poly de bas en haut et de gauche à droite

(du plus grand au plus petit) :

$20 \times 20\mu\text{m}^2$, $15 \times 15\mu\text{m}^2$, $12 \times 12\mu\text{m}^2$, $10 \times 10\mu\text{m}^2$, $8 \times 8\mu\text{m}^2$, $6 \times 6\mu\text{m}^2$, $4 \times 4\mu\text{m}^2$, $2 \times 2\mu\text{m}^2$

Annexe 4-2

Tests de résolution Si poly / passage de marche ouverture zones actives

Largeur de la 1^{ère} paire de bandes de Si poly : 10 μ m ; Espace entre ces 2 bandes : 10 μ m

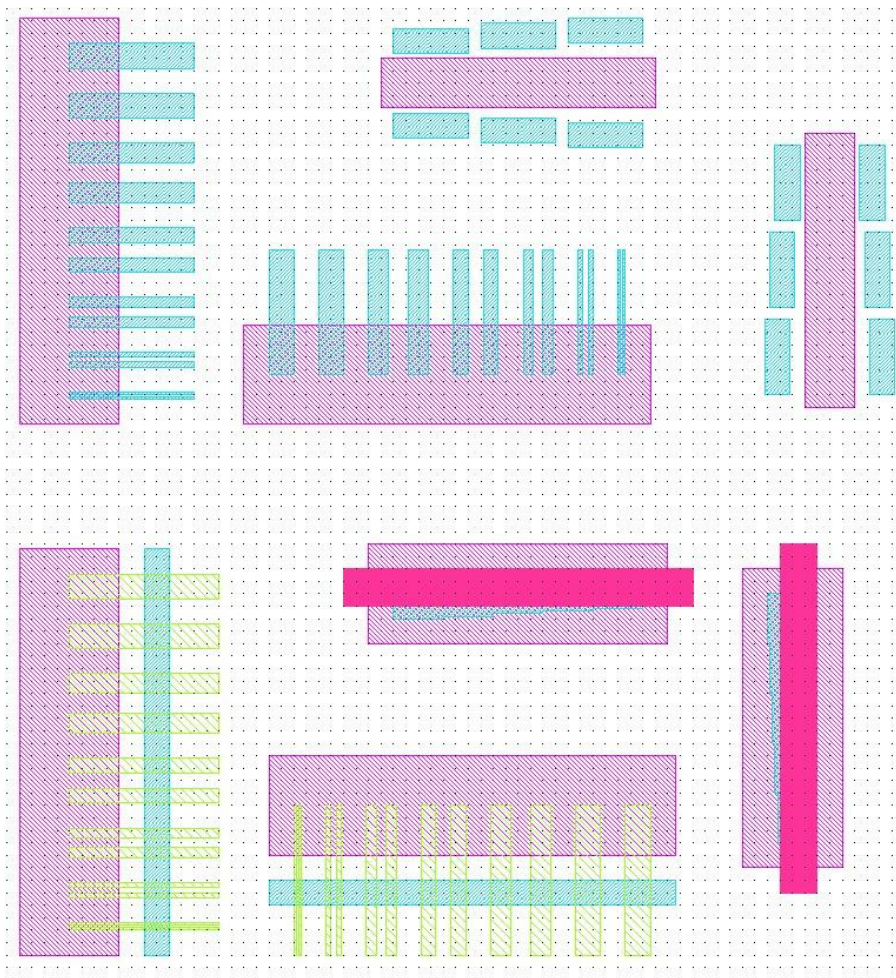
Largeur de la 2^{ème} paire de bandes de Si poly : 8 μ m ; Espace entre ces 2 bandes : 8 μ m

Largeur de la 3^{ème} paire de bandes de Si poly : 6 μ m ; Espace entre ces 2 bandes : 6 μ m

Largeur de la 4^{ème} paire de bandes de Si poly : 4 μ m ; Espace entre ces 2 bandes : 4 μ m

Largeur de la 5^{ème} paire de bandes de Si poly : 2 μ m ; Espace entre ces 2 bandes : 2 μ m

Largeur de la 6^{ème} paire de bandes de Si poly : 1 μ m ; Espace entre ces 2 bandes : 1 μ m



**Alignement Si poly /
ouverture zone active :**
espacements de 2, 4 et 6 μ m

Tests de résolution Aluminium et passage de marches : ouverture zone active et Si poly

Largeur de la 1^{ère} paire de bandes d'Al: 10 μ m ; Espace entre ces 2 bandes : 10 μ m

Largeur de la 2^{ème} paire de bandes d'Al: 8 μ m ; Espace entre ces 2 bandes : 8 μ m

Largeur de la 3^{ème} paire de bandes d'Al: 6 μ m ; Espace entre ces 2 bandes : 6 μ m

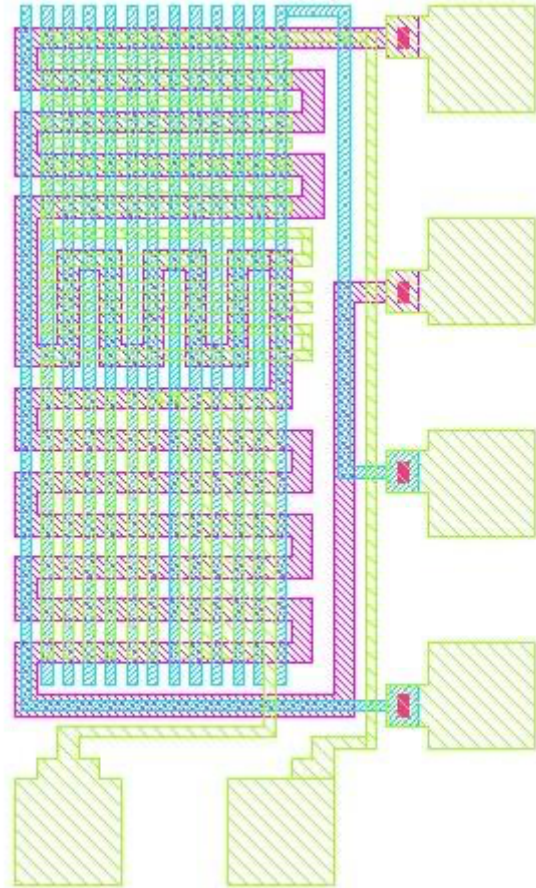
Largeur de la 4^{ème} paire de bandes d'Al: 4 μ m ; Espace entre ces 2 bandes : 4 μ m

Largeur de la 5^{ème} paire de bandes d'Al: 2 μ m ; Espace entre ces 2 bandes : 2 μ m

Largeur de la 6^{ème} paire de bandes d'Al: 1 μ m ; Espace entre ces 2 bandes : 1 μ m

DETAILS DU CIRCUIT MOSTEC

Tests électriques – Passage de marches



Passage de marche

Les bandes de diffusion ont une largeur de 0,02 mm et les bandes de silicium polycristallin et d'aluminium une largeur de 0,01 mm.

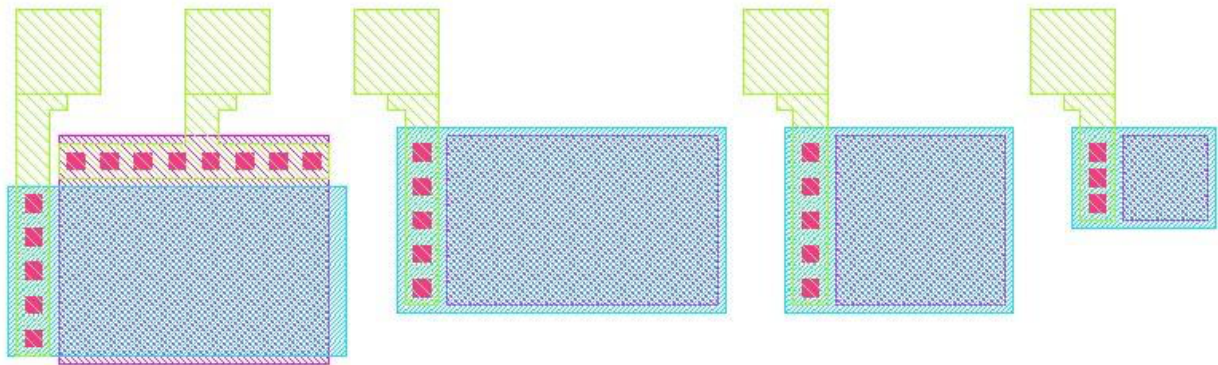
Le motif permettra de détecter d'éventuelles coupures en l'utilisant comme indiqué sur la figure ou d'éventuels court-circuits entre les différents niveaux (il faudra alors disposer les pointes de façon adéquate).

Les bandes de silicium polycristallin passent sur des marches d'oxyde de champ (oxyde de champ / zone active).

Les bandes d'aluminium passent sur des marches d'oxyde de champs (SiPoly / zone active, SiPoly / LTO, oxyde de champ / zone active).

DETAILS DU CIRCUIT MOSTEC

Tests électriques – Capacités – ligne S :



De gauche à droite :

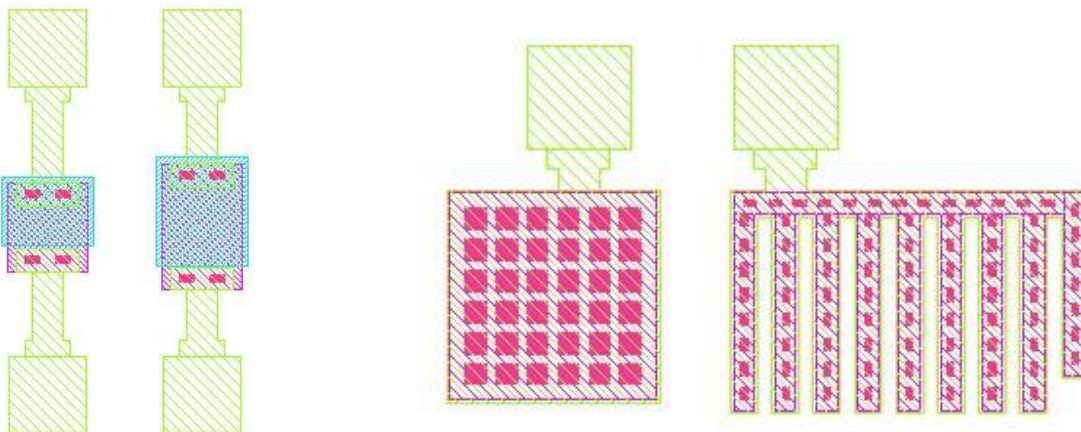
Capacité MOS surface utile $320 \times 200 \mu\text{m}^2$ Si poly / oxyde mince / substrat Si

Capacité MOS surface utile $320 \times 200 \mu\text{m}^2$ Si poly / oxyde mince / substrat Si

Capacité MOS surface utile $200 \times 200 \mu\text{m}^2$ Si poly / oxyde mince / substrat Si

Capacité MOS surface utile $100 \times 100 \mu\text{m}^2$ Si poly / oxyde mince / substrat Si

Tests électriques – Diodes – ligne S :



diode PIN 1 : $50 \times 100 \mu\text{m}^2$

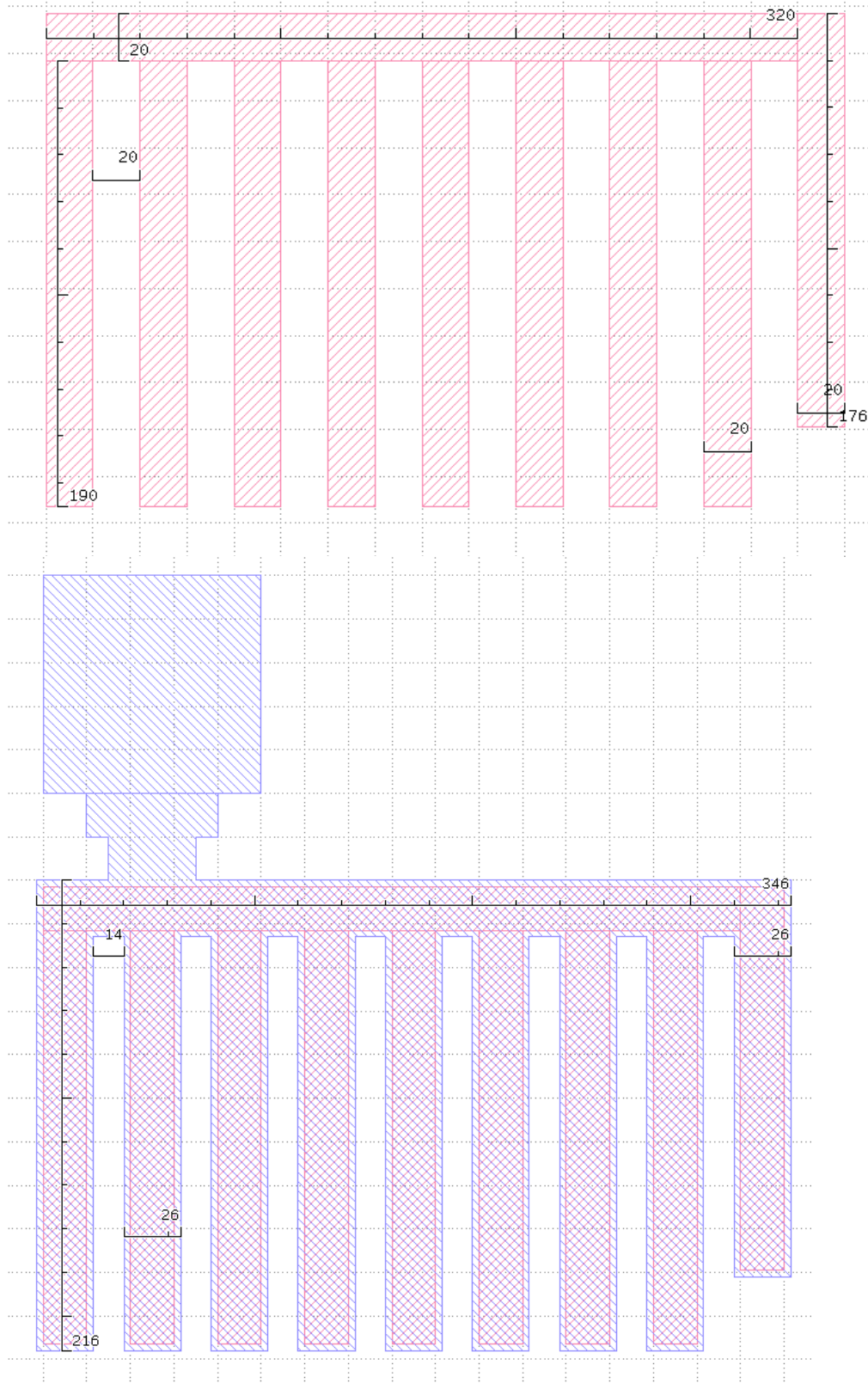
diode PIN 2 : $100 \times 100 \mu\text{m}^2$

Diode de grande surface
et de petit périmètre
surface $200 \times 200 \mu\text{m}^2$
($40\,000 \mu\text{m}^2$)
périmètre : $800 \mu\text{m}$

Diode de grande surface
et de grand périmètre
surface : $40320 \mu\text{m}^2$
périmètre : $4072 \mu\text{m}$

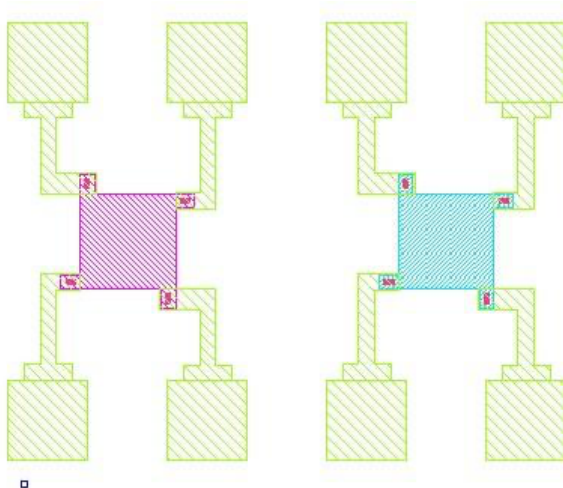
DETAILS DU CIRCUIT MOSTEC

Diode de grande surface et de grand périmètre ; surface $40320\mu\text{m}^2$; périmètre : $4072\mu\text{m}$



DETAILS DU CIRCUIT MOSTEC

Tests électriques lignes S et T (hors T MOS)



Motif de Van Der Pauw :

À gauche sur silicium dopé N+

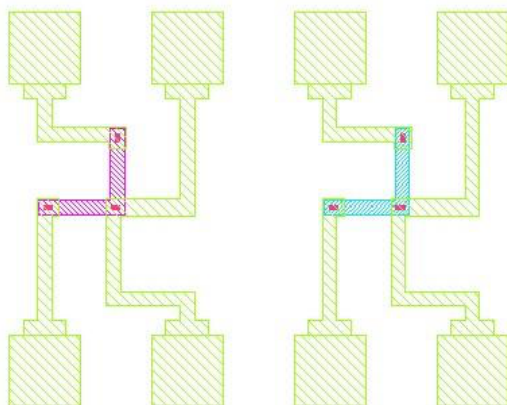
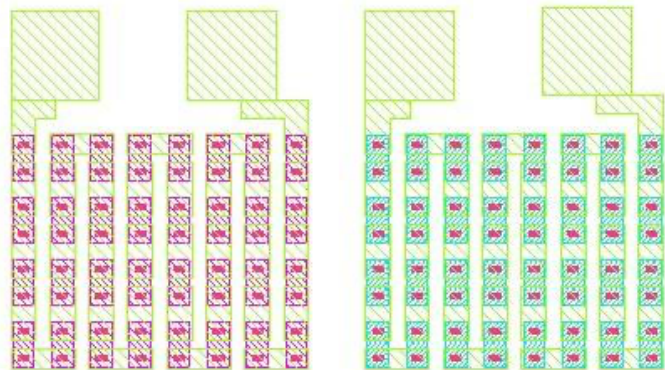
À droite sur Silicium poly

Dimension d'un contact : $6 \times 12 \mu\text{m}^2$

Chaînes de contacts :

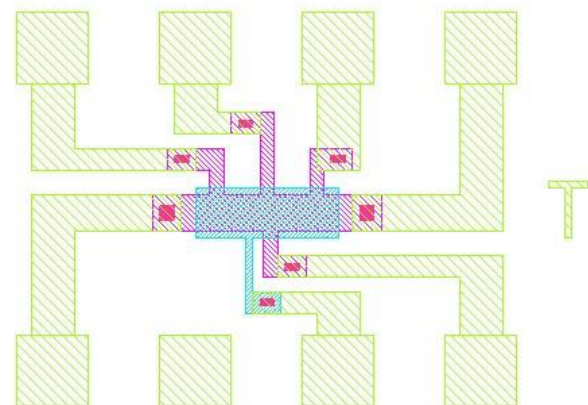
À gauche : Al sur Si dopé N+

À droite : Al sur Si poly



2 motifs de kelvin : permettent la mesure
de la résistance de contact

Al/ Si N+ et Al/ Si poly ($12 \times 6 \mu\text{m}^2$)



Motif de Van Der Pauw

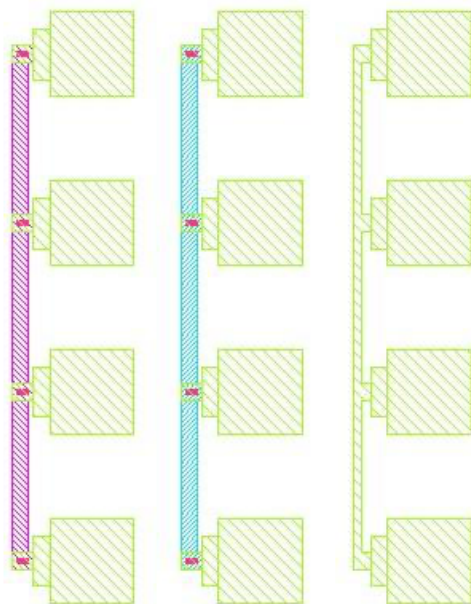
contrôlé par la grille sur substrat naturel

dimension de la grille: $200 \times 10 \mu\text{m}^2$

Largeur des zones dopées: 20 ou 50 μm

DETAILS DU CIRCUIT MOSTEC

Tests électriques – Divers – ligne E



Résistance de gauche :

Si mono dopé N+

longueur du barreau $600\mu\text{m} \times 20\mu\text{m}$

Résistance du milieu :

Si poly dopé N+

longueur du barreau $600\mu\text{m} \times 20\mu\text{m}$

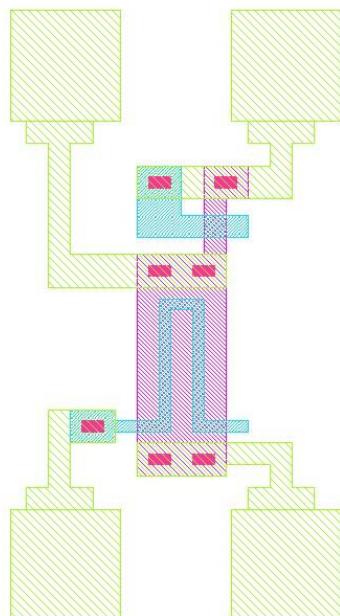
Résistance de gauche : Alu

longueur du barreau $600\mu\text{m} \times 10\mu\text{m}$

Inverseur enrichi / enrichi :

Sortie

VDD



$L_s = 0.01 \text{ mm} ; W_s = 0.3 \text{ mm}$

$L_e = 0.02 \text{ mm} ; W_e = 0.02 \text{ mm}$

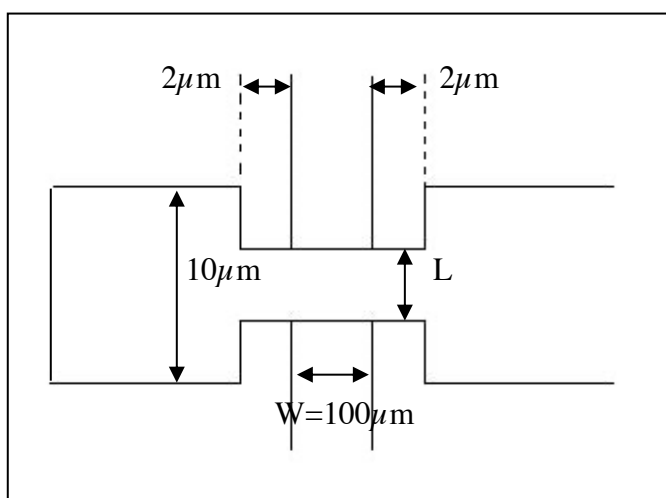
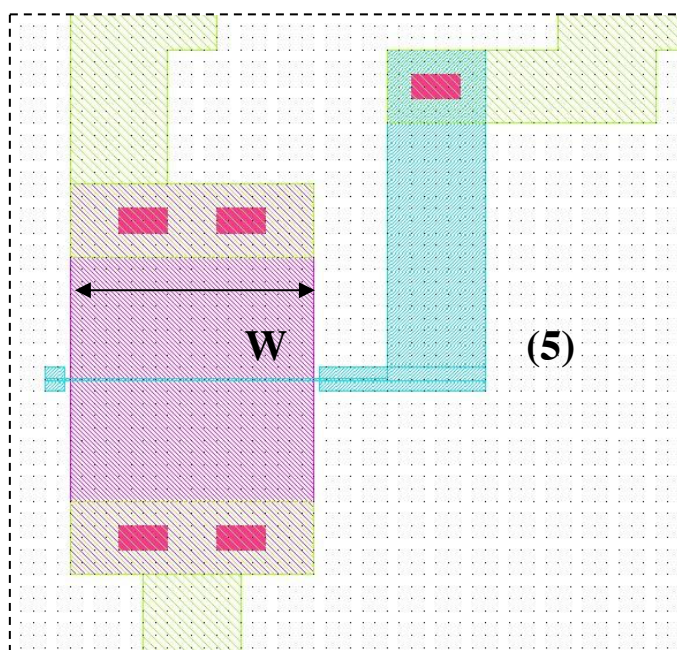
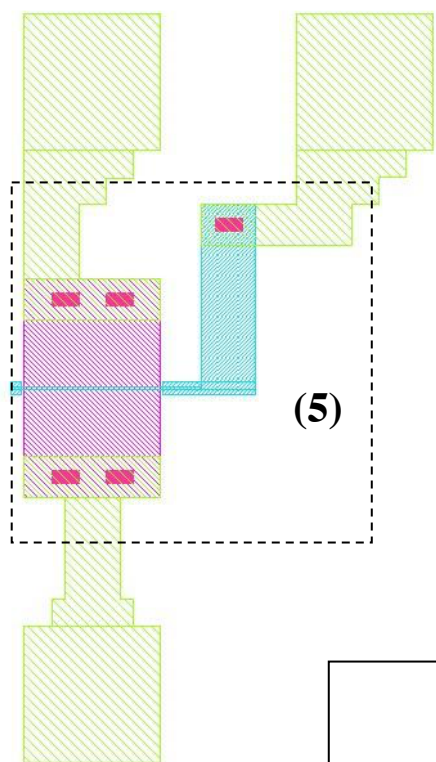
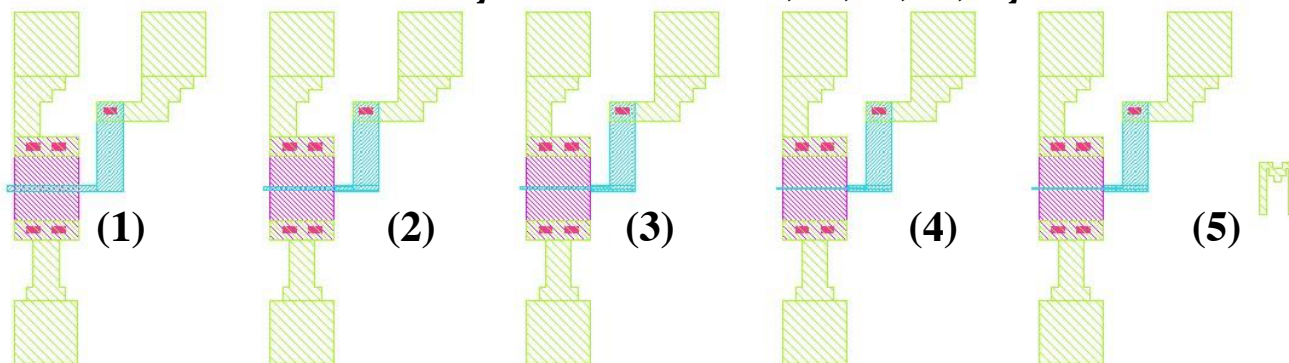
Entrée

masse

DETAILS DU CIRCUIT MOSTEC

Tests électriques – transistors ligne M

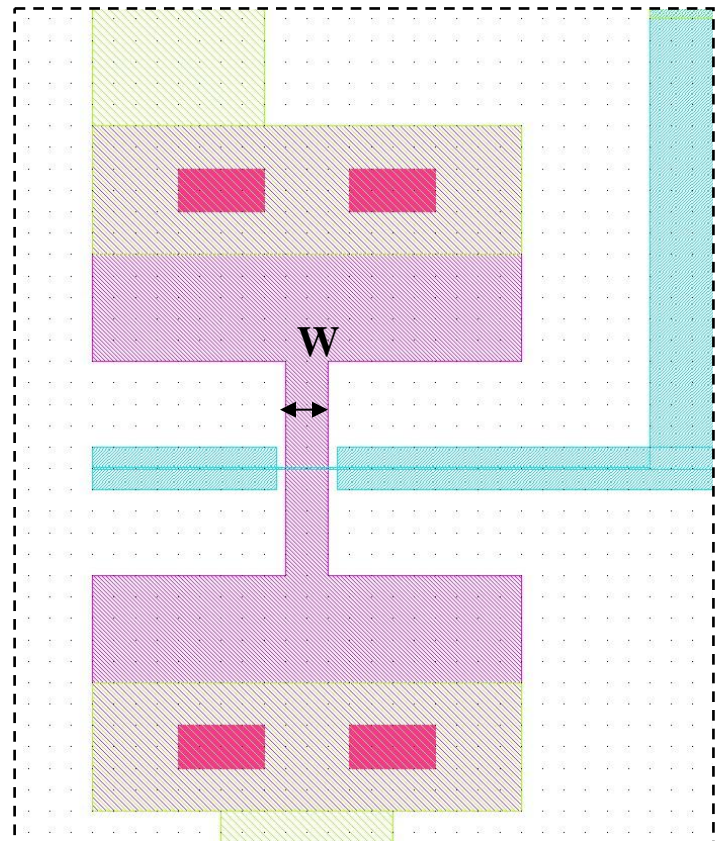
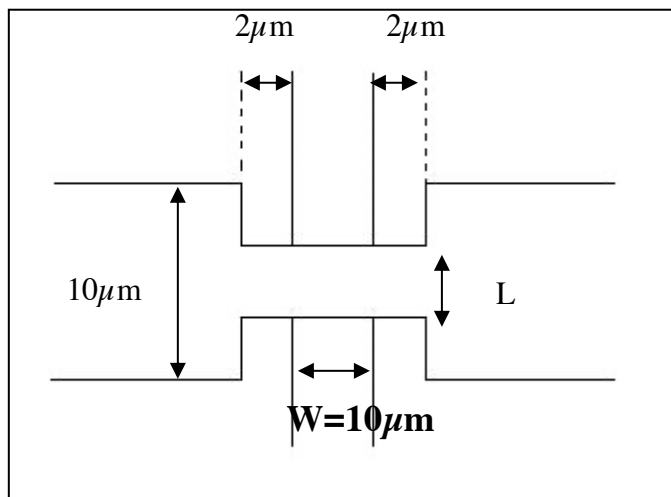
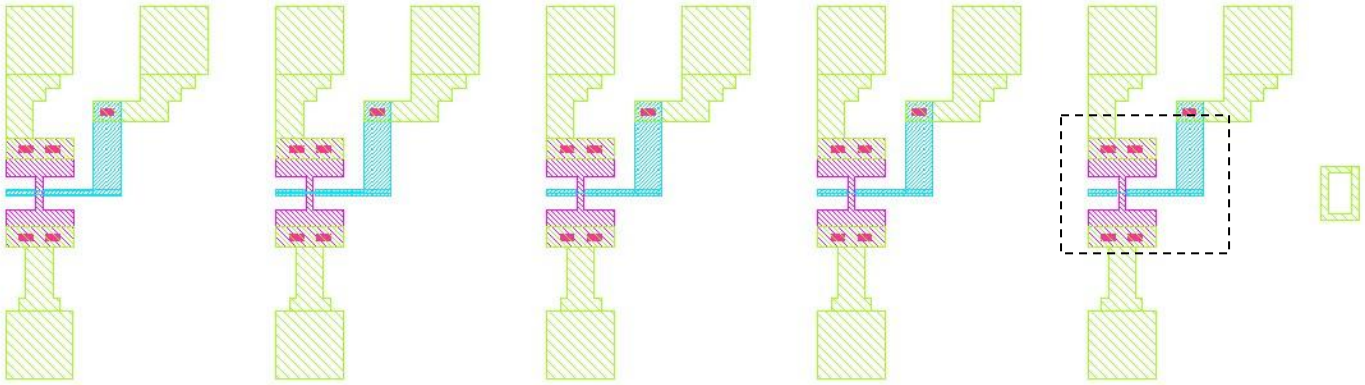
$W = 100 \mu\text{m}$ $L = 10 ; 6 ; 4 ; 2 ; 1 \mu\text{m}$



DETAILS DU CIRCUIT MOSTEC

Tests électriques – transistors ligne O

$W = 10 \mu\text{m}$ $L = 6 ; 2 ; 1 ; 0.8 ; 0.5 \mu\text{m}$

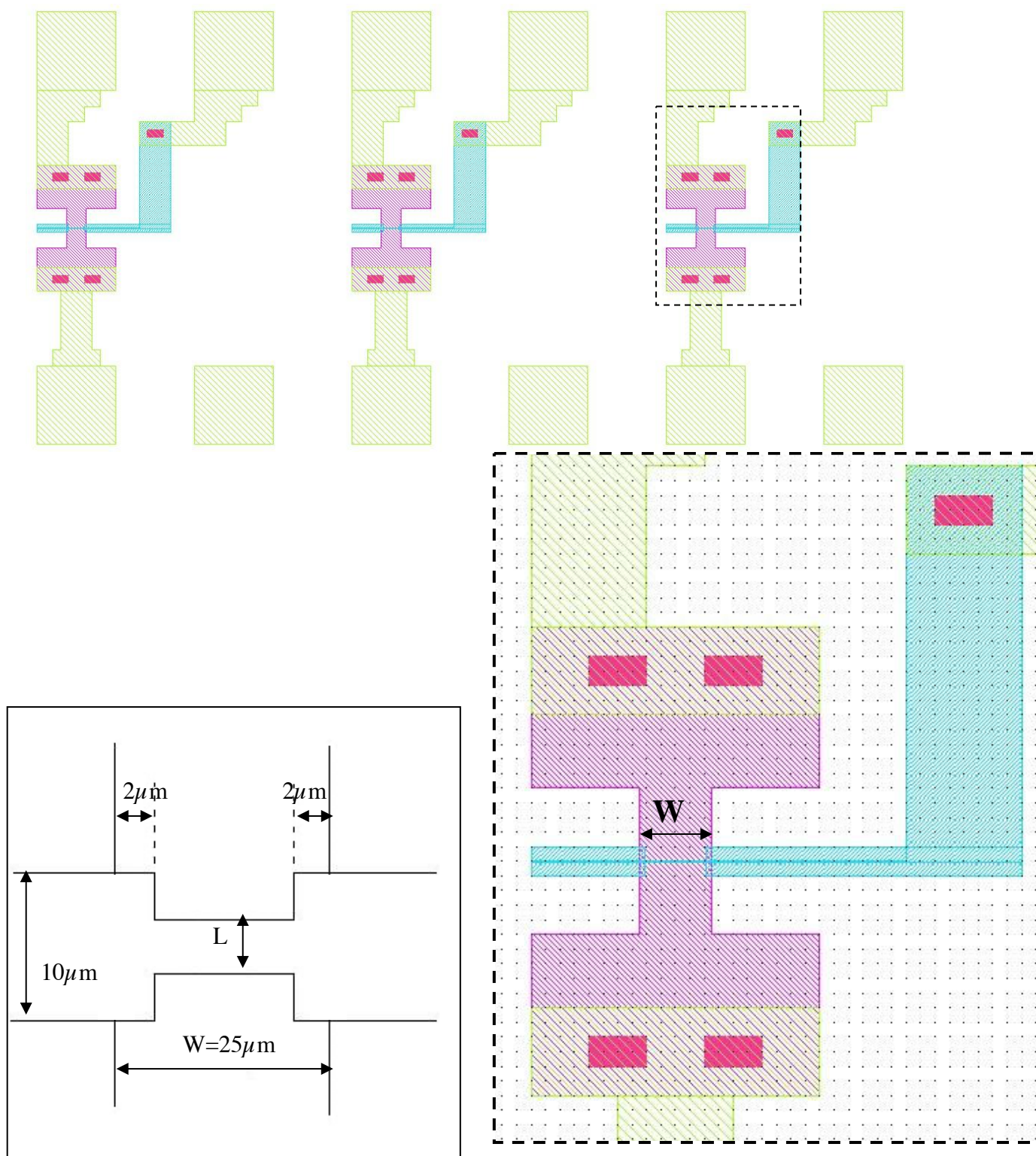


DETAILS DU CIRCUIT MOSTEC

Tests électriques - transistors ligne T

$W=25\ \mu\text{m}$

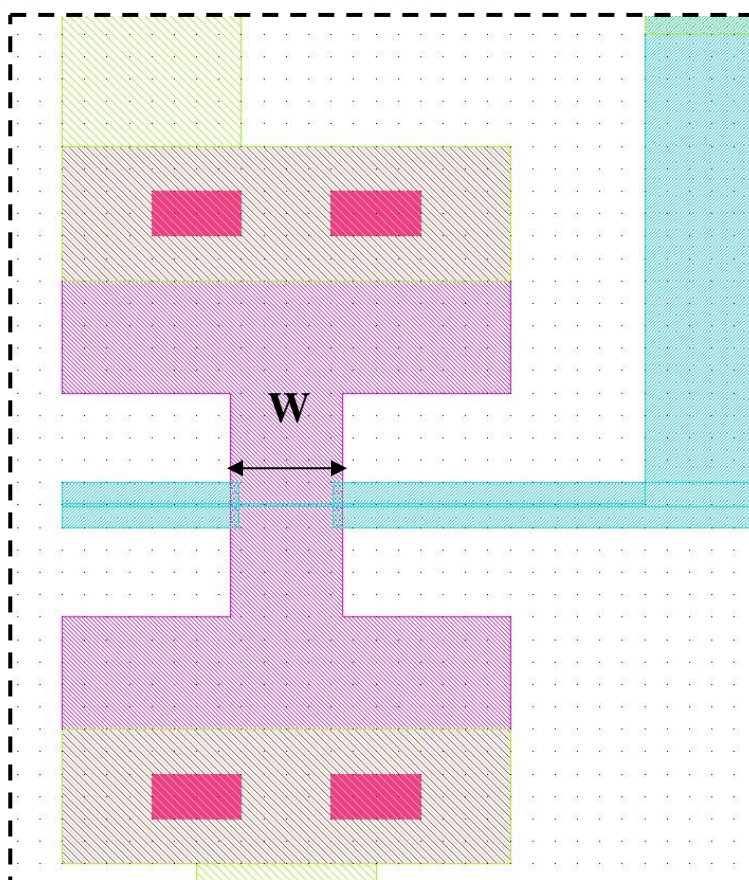
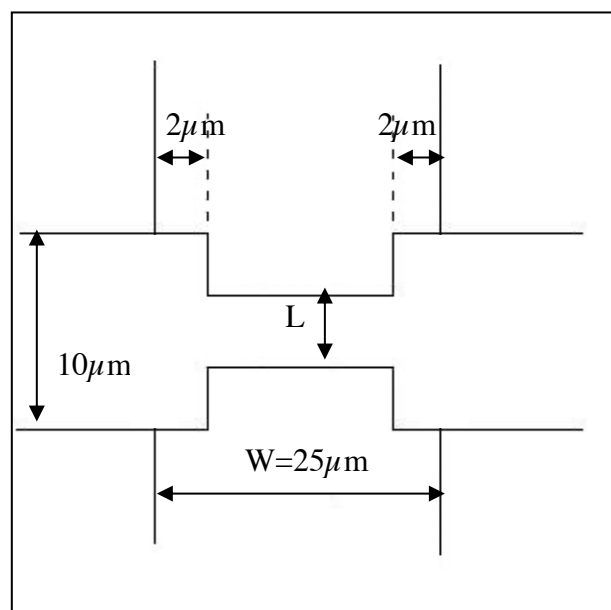
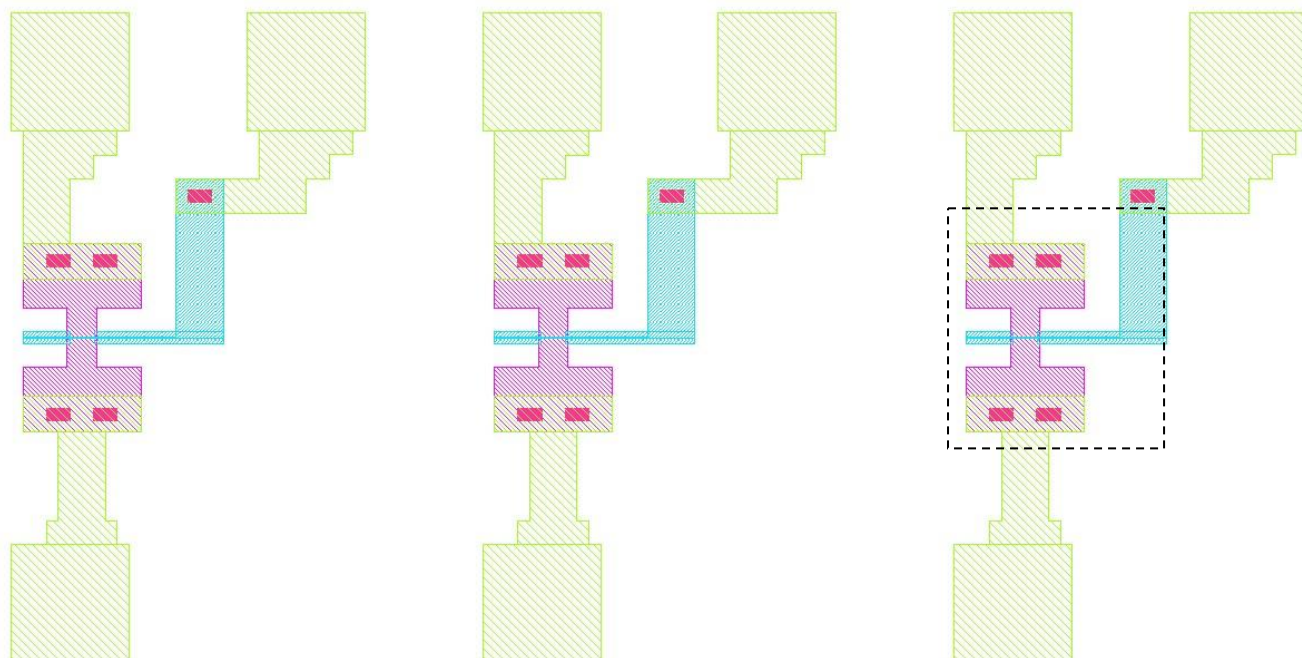
$L=1\ ;\ 0.8\ ;\ 0.5\ \mu\text{m}$



DETAILS DU CIRCUIT MOSTEC

Tests électriques - transistors ligne E

$W=25\ \mu\text{m}$ $L=1 ; 0.8 ; 0.5\ \mu\text{m}$

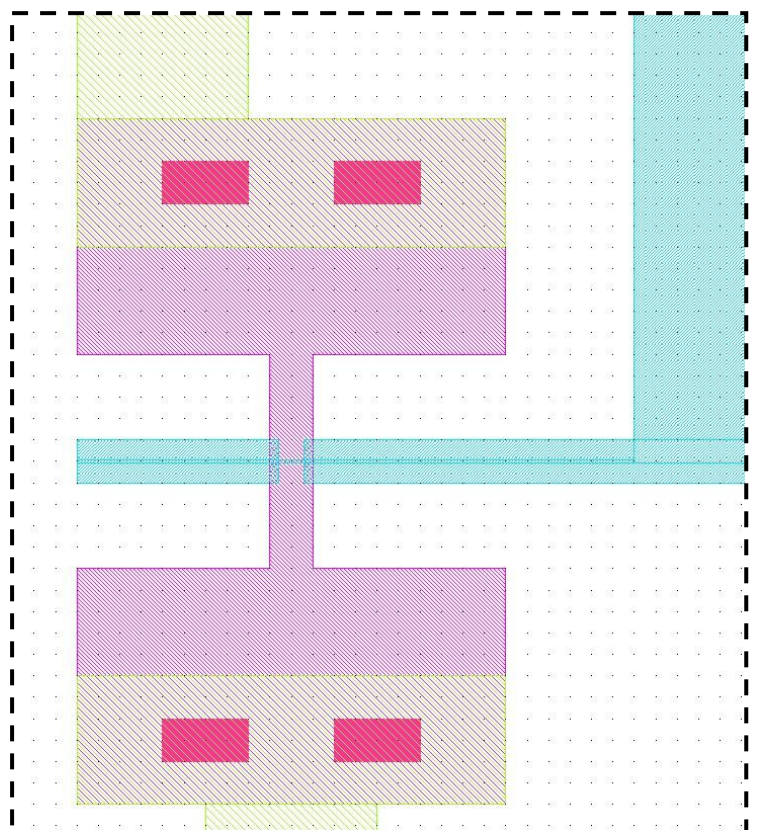
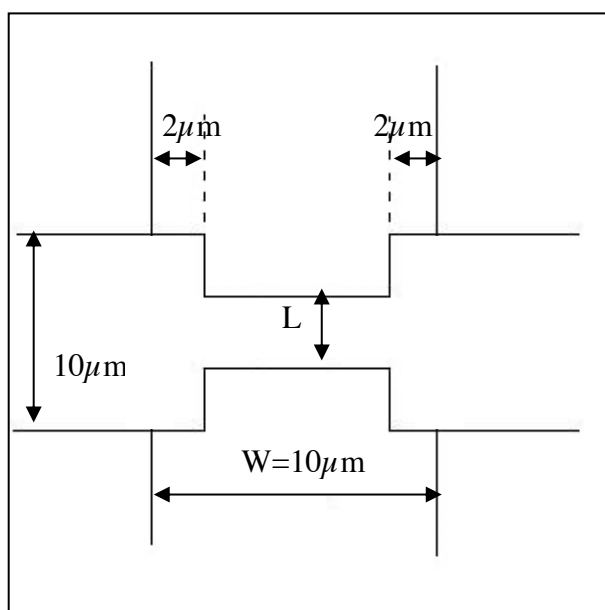
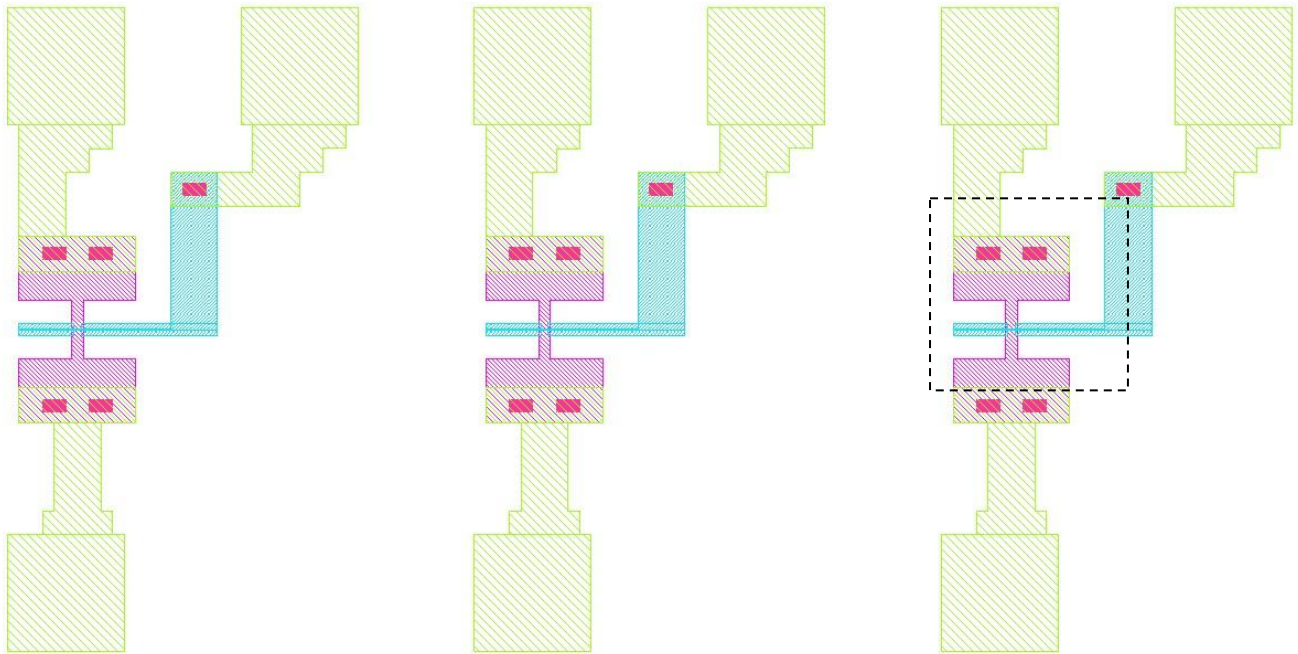


DETAILS DU CIRCUIT MOSTEC

Tests électriques - transistors ligne E

$W=10\ \mu\text{m}$

$L=1\ ;\ 0.8\ ;\ 0.5\ \mu\text{m}$



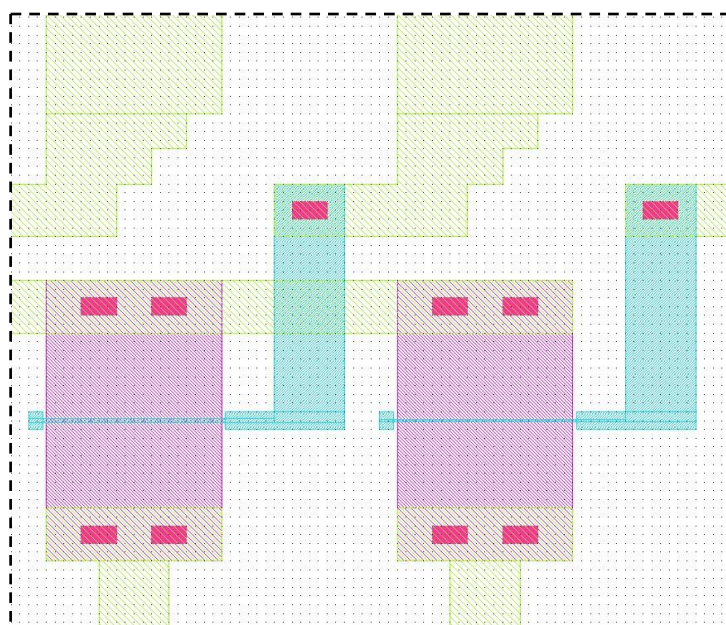
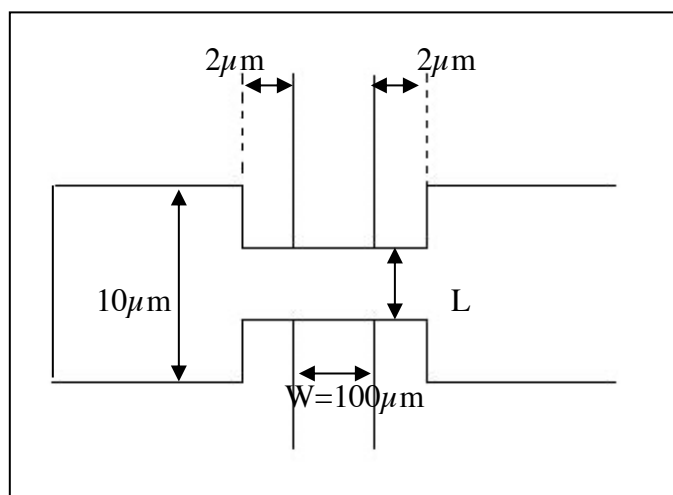
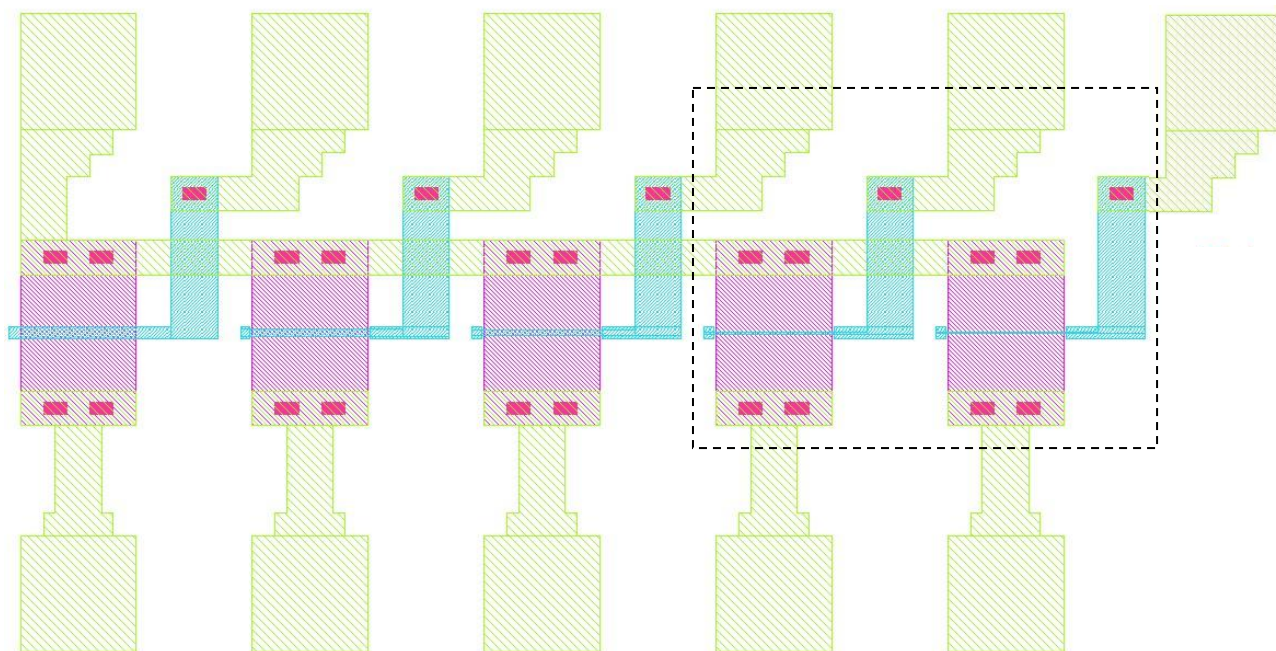
Annexe 13-1

DETAILS DU CIRCUIT MOSTEC

Tests électriques - transistors source commune ligne C – gauche

$W=100\ \mu\text{m}$

$L=10; 6; 4; 2; 1\ \mu\text{m}$



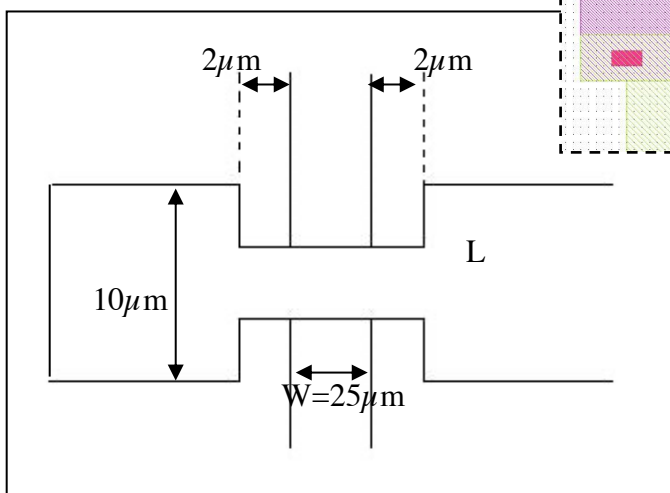
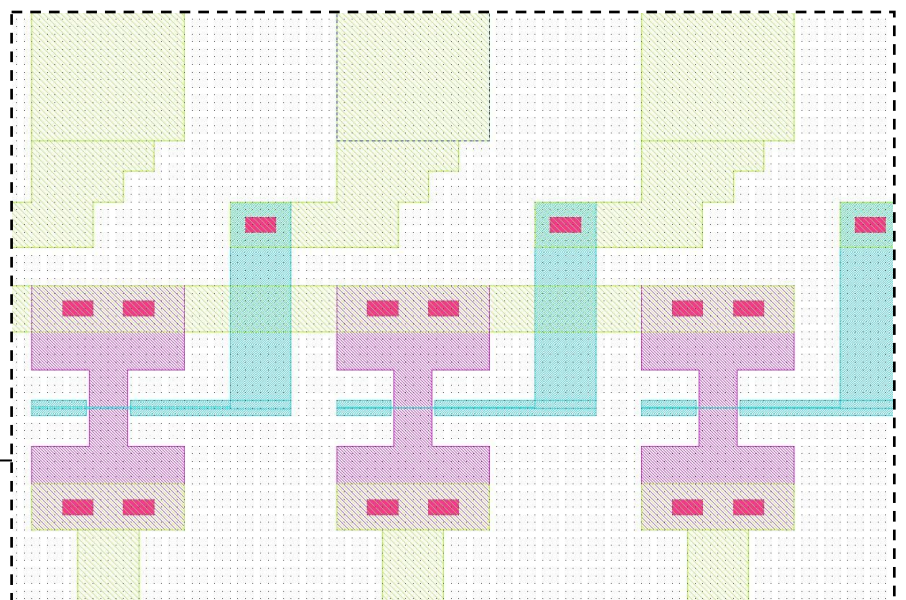
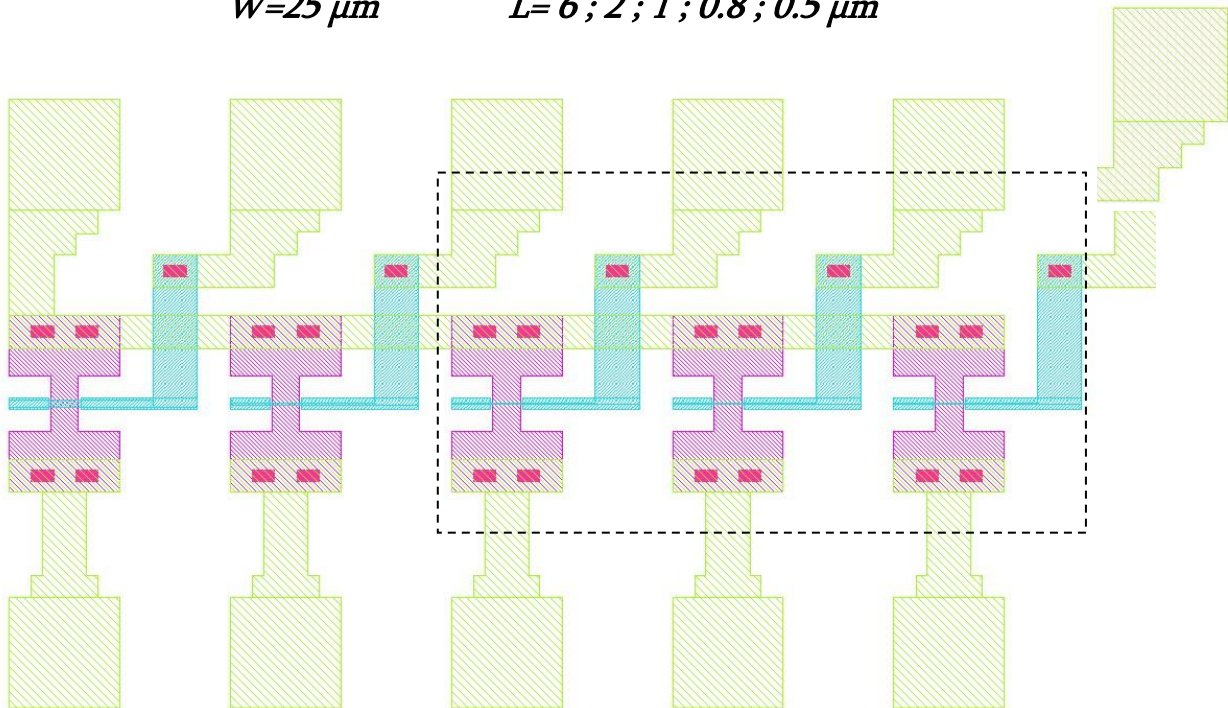
Annexe 13-2

DETAILS DU CIRCUIT MOSTEC

Tests électriques - transistors source commune ligne C – milieu

$W=25\ \mu\text{m}$

$L=6\ ;\ 2\ ;\ 1\ ;\ 0.8\ ;\ 0.5\ \mu\text{m}$



DETAILS DU CIRCUIT MOSTEC

Tests électriques - transistors source commune ligne C – droite

$W=10\mu\text{m}$

$L=6; 2; 1; 0.8; 0.5\mu\text{m}$

